

DAFTAR ISI

HALAMAN PENGESAHAN	ii
LEMBAR PERNYATAAN ORISINALITAS	iii
ABSTRAK	iv
ABSTRACT	v
KATA PENGANTAR	vi
UCAPAN TERIMA KASIH	vii
DAFTAR ISI	xi
DAFTAR TABEL	xii
DAFTAR GAMBAR	xiii
DAFTAR ISTILAH	xiv
I PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Tujuan Penelitian	2
1.3 Rumusan Masalah	2
1.4 Batasan Masalah	2
1.5 Metodologi Penelitian	3
II DASAR TEORI	4
2.1 <i>On Board Computer</i>	4
2.2 Teori Dasar Citra [4]	4
2.3 Teori Dasar FPGA	5
2.3.1 Pengenalan FPGA	5
2.3.2 Proses pemrograman FPGA[6]	5
2.4 Teori Kriptografi	6
2.4.1 Sistem Kriptografi	6
2.4.2 Jenis Algoritma Kriptografi	8

2.5	Teori <i>Chaos</i>	9
2.5.1	Pengenalan terhadap <i>chaos</i>	9
2.5.2	Kriptografi berbasis <i>chaos</i>	10
2.6	Metode Baker Map	11
III PERANCANGAN SISTEM ENKRIPSI BAKER MAP		12
3.1	Blok sistem pengujian	12
3.1.1	Blok sistem <i>Block Random Access Memory</i> (BRAM) citra . .	13
3.1.2	Blok sistem <i>Block Read Only Memory</i> (BROM) kunci	13
3.1.3	Blok citra terenkripsi	14
3.2	Diagram kerja sistem	15
3.2.1	Enkripsi Baker map	15
3.2.2	Pembangkit peta	16
3.2.3	Enkripsi	18
3.2.4	Dekripsi	19
3.2.5	FPGA modul	20
3.2.6	Pc modul	21
3.3	Spesifikasi waktu sistem	21
3.4	Parameter pengukuran	22
3.4.1	Kecepatan enkripsi	22
3.4.2	<i>Brute force attack</i>	22
3.4.3	Koefisien korelasi	23
3.4.4	<i>Avalanche effect</i>	23
3.4.5	Sensitifitas kunci	24
3.4.6	<i>Noise imunity</i>	24
IV VERIFIKASI HASIL DAN ANALISIS		25
4.1	Pengujian sistem	25
4.1.1	Blok BRAM citra	25
4.1.2	Blok BROM kunci	26
4.1.3	Blok citra terenkripsi	27
4.2	Analisa sistem	28
4.2.1	Penggunaan <i>resources</i>	28
4.2.2	Kecepatan enkripsi	28
4.3	Analisa algoritma enkripsi	30
4.3.1	Analisa <i>brute force attack</i>	30

4.3.2	Koefisien korelasi	30
4.3.3	<i>Avalanche Effect</i>	31
4.3.4	Sensitifitas kunci	33
4.3.5	<i>Noise immunity</i>	34
V	Kesimpulan dan saran	35
5.1	Kesimpulan	35
5.2	Saran	36
	Daftar Pustaka	37
	Lampiran	38