

ABSTRAK

Tuning/penalaan merupakan proses menentukan frekuensi standar dan menyelaraskan frekuensi antarsenar pada alat musik berdawai contohnya gitar, adapun alat untuk melakukan tuning disebut tuner. Selama ini tuner hanya diproduksi oleh produsen alat-alat musik saja, namun seiring berkembangnya teknologi dan ilmu pengetahuan, pihak-pihak lain pun bisa ikut serta untuk memproduksi atau minimal membuat sendiri sebuah tuner gitar. Hal ini tidak terlepas dari terbentuknya banyak riset dalam bidang desain IC ataupun *embedded system*, terutama FPGA yang disertai dengan kemudahan mengakses perangkat ini.

Pada tugas akhir ini, dirancang sebuah *prototype* tuner gitar dengan menggunakan algoritma *zero-crossing detector* pada sebuah board FPGA, Xilinx Spartan-3 XC3S1000, yang bertujuan untuk menguji bahwa tuner gitar menggunakan algoritma *zero-crossing* tersebut dapat dirancang pada sebuah FPGA dengan *cost* perancangan yang murah dan dengan performa yang cukup baik. Tugas akhir ini menggunakan VHDL (*Very High Speed Integrated Circuit Hardware Description Language*) sebagai bahasa yang akan mengkodekan setiap blok-blok dari tuner gitar tersebut.

Proses perancangan berfokus pada penyusunan blok-blok sistem tuner gitar yang mampu menghitung dan membandingkan banyaknya suatu *zero-crossing* yang terjadi jika suatu sinyal analog masuk, dalam hal ini adalah sinyal dari petikan dawai gitar, sehingga menghasilkan performansi sesuai dengan tuner lain pada umumnya. Implementasi pada FPGA Spartan-3 XC3S1000 menghasilkan sistem tuner gitar yang mampu berjalan secara *real-time* dengan rentang waktu tunda rata-rata 2,09 sampai 3,13 detik untuk semua input dari enam senar gitar disertai dengan *error tuning* rata-rata sebesar 1.885%

Kata kunci: Tuner gitar, zero-crossing, VHDL, FPGA