

DAFTAR GAMBAR

	hal
Gambar 2.1 <i>Zero-Crossing</i>	7
Gambar 2.2 Proses ADC	8
Gambar 2.3 Proses <i>Sampling</i>	
(a) Sinyal Analog	9
(b) Hasil <i>Sampling</i>	9
Gambar 2.4 Proses Kuantisasi	9
Gambar 2.5 Proses <i>Encoding</i>	10
Gambar 2.6 Rangkaian Listrik Yang Menghubungkan Kumparan Dengan Penguat	11
Gambar 2.7 Perubahan Dari Getaran Ke Sinyal Listrik	11
Gambar 2.8 Papan Gitar Dengan Urutan Nada Standar	11
Gambar 2.9 Salah Satu <i>Development Board</i> Milik Xilinx	14
Gambar 2.10 Arsitektur FPGA	15
Gambar 2.11 CLB Dan Interkoneksi Yang Bisa Diprogram	15
Gambar 2.12 Proses Pemrograman	16
Gambar 2.13 Model VHDL Dengan Arsitektur Yang Berbeda	18
Gambar 3.1 Arsitektur Sistem Tuner Gitar	19
Gambar 3.2 Timing Antarmuka Data Serial ADC	20
Gambar 3.3 Diagram Alir Perancangan	22
Gambar 3.4 Koneksi Blok <i>Interface Codec</i> Dari Xess.Com	24
Gambar 3.5 Hasil Sintesis Blok <i>Audio Codec Interface</i>	26
Gambar 3.6 Diagram Blok Perencanaan <i>ROM</i>	27
Gambar 3.7 Diagram Blok Perencanaan <i>Zero-Crossing Detector</i>	27
Gambar 3.8 Rangkaian <i>Zero-Crossing Detector</i>	28
Gambar 3.9 Diagram Blok Comparison	29
Gambar 3.10 Diagram Blok Perancangan <i>Frequency Divider</i>	30
Gambar 3.11 Diagram Blok <i>Display</i>	31

Gambar 4.1	Hasil Simulasi <i>Audio Codec Interface</i>	34
Gambar 4.2	Hasil Simulasi <i>Zero-Crossing Detector</i>	35
Gambar 4.3	Hasil Simulasi Blok <i>Comparison</i> Dan <i>Frequency Divider</i>	36
Gambar 4.4	Hasil Simulasi Blok ROM	36
Gambar 4.5	Hasil Simulasi Blok <i>Display</i>	37
Gambar 4.6	Diagram Blok Simulasi	37
Gambar 5.1	Penampakan XStend Board V3.0 + XSA Board	39
Gambar 5.2	Antarmuka Yang Tersedia Pada Board FPGA	40
Gambar 5.3	Diagram Alir Proses Desain FPGA (<i>Synthesis And Implementation Guide</i>)	41
Gambar 5.4	Design Entry Rangkaian	42
Gambar 5.5	Tampilan <i>Package</i> Dari Pin-Pin Masukan Dan Keluaran Pada FPGA	43
Gambar 5.6	Tampilan Blok Sistem Tuner Gitar Hasil Sintesa	43
Gambar 5.7	Tampilan Blok Sistem Tuner Gitar Hasil Sintesa Terperinci	44
Gambar 5.8	Tampilan GXSLOAD	46