

DAFTAR ISI

	hal
HALAMAN JUDUL	
LEMBAR PENGESAHAN	ii
LEMBAR PERNYATAAN ORISINALITAS	iii
LEMBAR PERSEMBAHAN	iv
ABSTRAK	v
ABSTRACT	vi
KATA PENGANTAR	vii
UCAPAN TERIMA KASIH	viii
DAFTAR ISI	x
DAFTAR GAMBAR	xiii
DAFTAR TABEL	xv
DAFTAR SINGKATAN	xvi
DAFTAR ISTILAH	xvii
DAFTAR LAMPIRAN	xix
BAB I PENDAHULUAN	
1.1 LATAR BELAKANG MASALAH	1
1.2 TUJUAN DAN MANFAAT	2
1.2.1 Tujuan	2
1.2.2 Manfaat	2
1.3 RUMUSAN MASALAH	2
1.4 BATASAN MASALAH	2
1.5 METODOLOGI PENYELASAIAN MASALAH	3
1.6 SISTEMATIKA PENULISAN	4
BAB II DASAR TEORI	
2.1 PITCH DETECTION ALGORITHM	6
2.1.1 Prinsip Dasar <i>Zero-crossing</i>	6
2.2 PENGOLAHAN SINYAL DIGITAL	7
2.2.1 Sampling	8

2.2.2	Kuantisasi	9
2.2.3	Encoding	10
2.3	GITAR ELEKTRIK	10
2.3.1	Tuning/Penalaan Gitar	11
2.3.2	Teknik Penalaan Gitar	12
2.3.3	Frekuensi Dasar Gitar	12
2.4	FIELD PROGRAMMABLE GATE ARRAY (FPGA)	13
2.5	XILINX ISE DESIGN SUITE	16
2.6	VHSIC HARDWARE DESCRIPTION LANGUAGE (VHDL)	16
BAB III PERANCANGAN SISTEM TUNER GITAR		
3.1	ARSITEKTUR SISTEM TUNER GITAR	19
3.1.1	Audio Codec AK4551	20
3.1.2	Perangkat Output	20
3.2	CARA KERJA SISTEM TUNER GITAR	20
3.3	DIAGRAM ALIR PERANCANGAN DAN IMPLEMENTASI SISTEM TUNER GITAR	22
3.4	PERANCANGAN DAN IMPLEMENTASI BLOK-BLOK PENYUSUN ARSITEKTUR	23
3.4.1	<i>Audio Codec Interface</i>	23
3.4.2	ROM (Read Only Memory)	26
3.4.3	<i>Zero-Crossing Detector</i>	27
3.4.4	<i>Comparison Block</i>	29
3.4.5	<i>Time Reference Block</i>	30
3.4.6	<i>Display Block</i>	31
3.5	PERANGKAT LUNAK YANG DIGUNAKAN	32
BAB IV SIMULASI SISTEM TUNER GITAR		
4.1	TAHAPAN SIMULASI DENGAN ISIM SIMULATOR	33
4.1.1	Kompilasi	33
4.1.2	Elaborasi	33
4.1.3	Eksekusi / Simulasi	34
4.2	SIMULASI MASING-MASING BLOK DENGAN ISIM	

SIMULATOR	34
4.2.1 Simulasi Blok <i>Audio Codec Interface</i>	34
4.2.2 Simulasi Blok <i>Zero-Crossing Detector</i>	35
4.2.3 Simulasi Blok <i>Comparison dan Frequency Divider</i>	36
4.2.4 Simulasi Blok ROM	36
4.2.5 Simulasi Blok <i>Display</i>	37
4.3 SIMULASI <i>ZERO-CROSSING DETECTOR</i> DENGAN MATLAB SIMULINK	38
BAB V PENGUJIAN DAN ANALISIS SISTEM TUNER GITAR PADA FPGA	
5.1 PERANGKAT KERAS SPARTAN-3 FPGA XC3S1000 4FTG256C	39
5.2 IMPLEMENTASI SISTEM TUNER GITAR	40
5.2.1 Design Entry	42
5.2.2 <i>User Constraint File</i>	43
5.2.3 Sintesis Rangkaian	43
5.3 HASIL PENGUJIAN SISTEM TUNER GITAR	46
5.3.1 Tujuan Pengujian	46
5.3.2 Prosedur Pengujian	46
5.3.3 Pengujian Ketepatan Tuner	47
5.3.4 Pengujian Respon Sistem	49
BAB VI KESIMPULAN DAN SARAN	
6.1 KESIMPULAN	53
6.2 SARAN	54
DAFTAR PUSTAKA	xx
LAMPIRAN A : LISTING PROGRAM	A-1
LAMPIRAN B : HASIL SINTESIS	B-1
LAMPIRAN C : XSTEND BOARD INTERFACE	C-1