

DAFTAR TABEL

	hal
Tabel 2.1 Frekuensi Dasar Saat Keenam Senar Terbuka	12
Tabel 3.1 Hubungan Mclk Dengan Sampling Rate	24
Tabel 3.2 Port Blok <i>Audio Codec Interface</i>	25
Tabel 3.3 Representasi Nilai <i>Zero-Crossing</i> Ke Dalam Biner	26
Tabel 3.4 Port Blok <i>Zero-Crossing Detector</i>	29
Tabel 3.5 Port Blok <i>Comparison</i>	30
Tabel 3.6 Port Blok <i>Frequency Divider</i>	31
Tabel 3.7 Port Blok <i>Display</i>	32
Tabel 4.1 Hasil Simulasi <i>Zero-Crossing</i>	38
Tabel 5.1 Penggunaan <i>Resource</i> Komponen Pada FPGA	44
Tabel 5.2 Hasil Ringkasan Implementasi Pada FPGA Menggunakan Xilinx 13.2	45
Tabel 5.3 Hasil Pengujian dengan Menggunakan <i>Oscilloscope</i>	47
Tabel 5.4 Hasil Koreksi Nilai <i>Zero-Crossing</i>	49
Tabel 5.5 Respon Sistem Senar Ke-6	49
Tabel 5.6 Respon Sistem Senar Ke-5	50
Tabel 5.7 Respon Sistem Senar Ke-4	50
Tabel 5.8 Respon Sistem Senar Ke-3	50
Tabel 5.9 Respon Sistem Senar Ke-2	51
Tabel 5.10 Respon Sistem Senar Ke-1	51
Tabel 5.11 Waktu Respon Rata-rata dan Tingkat Keberhasilan Percobaan	52