

DAFTAR ISI

LEMBAR PENGESAHAN TUGAS AKHIR	ii
LEMBAR PERNYATAAN ORISINALITAS	iii
ABSTRAK	iv
ABSTRACT	v
KATA PENGANTAR	vi
UCAPAN TERIMAKASIH.....	vii
DAFTAR ISI.....	viii
DAFTAR GAMBAR	x
DAFTAR TABEL.....	xii
DAFTAR SINGKATAN	xiii
BAB I	1
PENDAHULUAN	1
1.1.Latar Belakang.....	1
1.2. Tujuan.....	2
1.3. Rumusan Masalah	2
1.4. Batasan Masalah.....	2
1.5. Metodologi	3
1.6. Sistematika Penulisan	3
1.7 Jadwal Rencana Penelitian	5
BAB II.....	6
LANDASAN TEORI	6
2.1. FFT (Fast Fourier Transform)	6
2.2. FPGA (Field Programmable Gate Array).....	7
2.3. VHDL	8
2.5.Algoritma Radix 4	9
BAB III	11
PERANCANGAN PROSESOR SISTEM FFT 64 TITIK.....	11
3.1. Perancangan FFT 64 titik	11
3.2. Perhitungan Pada Setiap <i>Stage</i> FFT 64 Titik Radix 4.....	15
3.2.1. <i>Stage</i> 1	16

3.2.2. <i>Stage 2</i>	17
3.2.3. <i>Stage 3</i>	19
3.2.4 Contoh Perhitungan	20
3.3. Perangkat Lunak yang Digunakan.....	21
3.4. Perangkat Keras Yang Digunakan.....	21
BAB IV	22
SIMULASI DAN PERANCANGAN FFT 64 TITIK RADIX 4.....	22
4.1. Simulasi FFT 64 Titik Radix 4.....	22
4.2 Simulasi Sistem FFT 64 Titik Radix 4 Menggunakan Matlab.....	23
4.3 Simulasi Sistem FFT 64 Titik Radix 4 Menggunakan Modelsim.....	28
4.3.1 <i>Stage_0</i> (Blok Perhitungan).....	29
4.3.2 Hasil Simulasi Sistem FFT 64 Titik Radix 4 Menggunakan Modelsim	29
4.3.3 <i>Delay</i> Sistem FFT 64 Titik Radix 4 Menggunakan Modelsim.....	33
4.3.4 Perbandingan Antara <i>Output</i> MATLAB dan MODELSIM	37
4.4. Perancangan FFT 64 Titik Radix 4 Menggunakan Quartus.....	40
4.4.1 fft_64_Radix_4(Blok Top Level)	40
4.4.2 <i>Stage_0</i> (Blok Perhitungan).....	40
4.5 <i>Design Entity</i>	41
4.6 <i>Flow Summary</i>	41
4.7 Implementasi Pada FPGA Cyclone II	43
4.8 PIN Planner.....	44
4.9 Program	46
4.10 SignalTap II Logic Analyzer.....	47
BAB V.....	48
KESIMPULAN DAN SARAN.....	48
5.1 Kesimpulan.....	48
5.2 Saran	48
DAFTAR PUSTAKA	49
LAMPIRAN	51