

DAFTAR GAMBAR

Gambar 1.1 Paket pada NDN [13]	4
Gambar 1.2 Proses <i>forwarding</i> pada NDN router [13]	4
Gambar 1.3 Ilustrasi <i>Decision Tree</i>	11
Gambar 1.4 Ilustrasi LRU	13
Gambar 1.5 Ilustrasi FIFO	13
Gambar 3.1 Konsep Sistem.....	20
Gambar 3.2 Konsep sistem <i>cache storage allocation</i>	21
Gambar 3.3 Konsep sistem <i>cache placement</i>	21
Gambar 3.4 Konsep sistem <i>cache replacement</i>	21
Gambar 3.5 Diagram alir rencana desain sistem	25
Gambar 4.1 Diagram blok <i>cache policy A</i>	27
Gambar 4.2 Ilustrasi alokasi non-uniform menggunakan nilai sentralitas	28
Gambar 4.3 Ilustrasi alokasi uniform.....	29
Gambar 4.4 Ilustrasi <i>PageRank centrality and allocation</i> (PRCA).....	30
Gambar 4.5 Diagram alir algoritma <i>Centrality and Allocation</i> (CA).....	31
Gambar 4.6 Ilustrasi <i>leave copy down</i>	32
Gambar 4.7 Ilustrasi <i>broadcast leave copy down</i>	33
Gambar 4.8 Diagram alir proses <i>interest packet</i> di <i>broadcast leave copy down</i>	33
Gambar 4.9 Diagram alir proses <i>data packet</i> di <i>broadcast leave copy down</i>	34
Gambar 4.10 Proses <i>Machine Learning</i>	36
Gambar 4.11 Diagram blok pemodelan <i>machine learning</i>	36
Gambar 4.12 Hasil GridSearch	36
Gambar 4.13 (a) Ilustrasi KNN-LRU kondisi CS kosong (b) Ilustrasi KNN-LRU kondisi CS penuh.....	37
Gambar 4.14 Diagram alir sistem KNN-LRU	38
Gambar 4.15 Instalasi simulator icarus.....	39
Gambar 4.16 File config.py	40
Gambar 4.17 Proses menjalankan simulator icarus	40
Gambar 5.1 Topologi WIDE.....	43
Gambar 5.2 Topologi NSFNET.....	44
Gambar 5.3 Topologi Tree.....	47
Gambar 5.4 Grafik perbandingan sentralitas pada <i>cache hit ratio</i> (a) WIDE (b) NSFNET....	50

Gambar 5.5 Grafik perbandingan sentralitas pada <i>latency</i> (a) WIDE (b) NSFNET	51
Gambar 5.6 Grafik perbandingan sentralitas pada <i>link load internal</i> (a) WIDE (b) NSFNET	52
Gambar 5.7 Grafik perbandingan sentralitas pada <i>link load external</i> (a) WIDE (b) NSFNET	53
Gambar 5.8 Grafik perbandingan <i>cache storage allocation</i> pada <i>cachit hit ratio</i> (a) WIDE (b) NSFNET	54
Gambar 5.9 Grafik perbandingan <i>cache storage allocation</i> pada <i>latency</i> (a) WIDE (b) NSFNET	55
Gambar 5.10 Grafik perbandingan <i>cache storage allocation</i> pada <i>link load internal</i> (a) WIDE (b) NSFNET	56
Gambar 5.11 Grafik perbandingan <i>cache storage allocation</i> pada <i>link load external</i> (a) WIDE (b) NSFNET	57
Gambar 5.12 Perbandingan kecepatan penyebaran data ke CS pada LCD dan BLCD	58
Gambar 5.13 Perbandingan CHR pada topologi (a) Tree (b) WIDE (c) NSFNET	59
Gambar 5.14 Perbandingan latency pada topologi (a) Tree (b) WIDE (c) NSFNET	60
Gambar 5.15 Perbandingan Link Load Internal pada topologi (a) Tree (b) WIDE (c) NSFNET	61
Gambar 5.16 Perbandingan Link Load external pada topologi (a) WIDE (b) NSFNET	62
Gambar 5.17 Hasil perbandingan algoritma di topologi WIDE dengan network cache 35% (a) CHR (b) <i>latency</i> (c) <i>link load internal</i> (d) <i>link load external</i>	63
Gambar 5.18 Hasil perbandingan algoritma di topologi NSFNET dengan network cache 35% (a) CHR (b) <i>latency</i> (c) <i>link load internal</i> (d) <i>link load external</i>	64
Gambar 5.19 Cache Hit Ratio (a) topologi WIDE (b) topologi NSFNET	65
Gambar 5.20 Latency (a) topologi WIDE (b) topologi NSFNET	66
Gambar 5.21 Link Load Internal (a) topologi WIDE (b) topologi NSFNET	67
Gambar 5.22 Link Load External (a) topologi WIDE (b) topologi NSFNET	68
Gambar 5.23 Cache Utility (a) WIDE (b) NSFNET	76
Gambar 5.24 Cache hit ratio topologi (a) WIDE (b) NSFNET.	77
Gambar 5.25 Latency topologi (a) WIDE (b) NSFNET	78
Gambar 5.26 Link Load Internal Topologi (a) WIDE (b) NSFNET	79
Gambar 5.27 Link Load External Topologi (a) WIDE (b) NSFNET	80