

IMPLEMENTASI DAN ANALISIS CAPTURE RANGE DAN LOCK RANGE PADA PLL (PHASE LOCKED LOOP)

Wulan Eka Dalu¹, Bambang Sumajudin², Budi Prasetya³

¹Teknik Telekomunikasi, Fakultas Teknik Elektro, Universitas Telkom

Abstrak

Pada sistem komunikasi umumnya terdapat perangkat transmitter dan receiver yang ada di pengirim dan penerima. Phase Locked Loop (PLL) adalah salah satu komponen yang ada dalam sebuah sistem komunikasi. Phase Locked Loop (PLL) dapat digunakan untuk filtering, pengeser frekuensi, kontrol kecepatan motor, modulasi frekuensi, demodulasi, deteksi sinyal, dan aplikasi lainnya. Realisasi dari Phase Locked Loop (PLL) relatif murah sehingga menjadikannya paling sering digunakan dalam sirkit komunikasi.

Namun dalam kenyataannya tidak semua parameter Phase Locked Loop (PLL) dapat langsung diketahui dari datasheet komponen yang ada. Sehingga harus dilakukan pengukuran pada alat tersebut untuk mengetahui parameter-parameter yang dibutuhkan sehingga dapat diproses lebih lanjut.

Pada tugas akhir telah dirancang dan direalisasikan suatu rangkaian Phase Locked Loop (PLL) yang terdiri dari detektor fasa, Low Pass Filter (LPF), dan Voltage Control Oscillator (VCO) pada umpan maju sedangkan pada umpan baliknya terdapat pembagi frekuensi dimana nilai pembagiannya dapat berubah-ubah. Kemudian dilakukan pengukuran besaran yang ada pada Phase Locked Loop (PLL) seperti faktor penguatan detektor fasa $d K$, faktor penguatan VCO $o K$, capture range dan lock range.

Dari hasil pengukuran yang diperoleh kemudian dilakukan analisis disesuaikan dengan dasar teori yang sudah ada. Untuk mengetahui seberapa akurat teori yang sudah berkembang selama ini. Selain itu dari hasil analisa dapat digunakan sebagai acuan untuk perancangan Phase Locked Loop (PLL) selanjutnya.

Kata Kunci : -

Abstract

In communications system generally there are peripheral of and transmitter and receiver. Phase Locked Loop (PLL) is one of the existing component in a communications system. Phase Locked Loop (PLL) can be used for the filtering, frequency synthesis, motor-speed control, frequency modulation, demodulation, signal detection, and other applications. The realization of PLL as a relatively inexpensive integrated circuit has made it one of the most frequently used communication circuits.

But in reality not all of Phase Locked Loop (PLL) parameter given in component datasheet. So that measurement of realization PLL is a must in order to know required parameters so that can be process furthermore.

In this final project have been designed and realized a Phase Locked Loop (PLL) which consist of phase detector, Low Pass Filter (LPF), and Voltage Control Oscillator (VCO) at forward loop while at its feedback loop there are divider of frequency where its divide value can fluctuate. Then conducted measurement of Phase Locked Loop (PLL) like detector gain $d K$, VCO gain $o K$, capture range and lock range

From the measurement result then analyse to be compare with the theory which is known before. To know how accurate the theory that we learn before. It can be used for reference to design other Phase Locked Loop (PLL) in the future.

Keywords : -

BAB I

PENDAHULUAN

1.1 Latar Belakang

Perkembangan dan kemajuan di segala bidang mendorong kemajuan teknologi komunikasi. Peralatan elektronika yang memakai teknik digital, misalnya *chip* komputer, peralatan GSM, perangkat CDMA, perangkat LAN dan jaringan, MP3 *player*, LCD *projector*, TV digital, dan lain lain umumnya memakai PLL.

Phase Locked Loop (PLL) sudah menjadi bagian dari kehidupan manusia sehari-hari. Saat kita menyalakan televisi berwarna misalnya, PLL bekerja untuk memastikan warna merah tetap merah dan hijau tetap hijau. PLL adalah sirkuit yang menyebabkan sebuah sistem tertentu untuk digabungkan dengan yang lain. Lebih tepatnya PLL adalah sirkuit yang mensinkronisasi sinyal output (yang dibangkitkan oleh osilator) dengan frekuensi referensi atau sinyal input sehingga sefasa.

Realisasi PLL cukup murah. Namun dari komponen-komponen yang ada pada PLL tidak semua dapat diketahui berapa besarnya parameter yang terkait. Misal nilai K_o atau faktor penguatan VCO tidak diketahui sebelumnya, namun dapat diketahui dari pengukuran, begitu pula nilai K_d atau faktor penguatan detektor fasa. Serta *capture range* dan *lock range* dari PLL yang telah direalisasikan.

1.2 Tujuan

1. Membuat *Phase Locked Loop* (PLL).
2. Mengetahui nilai K_d dan K_o pada PLL yang telah direalisasikan.
3. Mengetahui dan memahami *capture range* dan *lock range* pada *Phase Locked Loop* (PLL).
4. Melihat kesesuaian teori dengan hasil pengukuran yang diperoleh.

1.3 Perumusan Masalah

Dalam tugas akhir ini telah dilakukan:

1. Realisasi suatu PLL (*Phase Locked Loop*) yang terdiri dari detektor fasa, *Low Pass Filter* (LPF), *Voltage Control Oscillator* (VCO), dan suatu pembagi.
2. Pengukuran dari alat yang telah direalisasikan sebelumnya meliputi nilai K_d , K_o , *capture range* dan *lock range*.
3. Analisa dari hasil pengukuran yang disesuaikan dengan teori.

1.4 Batasan Masalah

1. Membahas *Capture Range* dan *Lock Range* pada *Phase Locked Loop* (PLL).
2. PLL direalisasikan dengan detektor fasa, *Low Pass Filter* (LPF), *Voltage Control Oscillator* (VCO), dan suatu pembagi.
3. Pengukuran dilakukan dari alat yang telah direalisasikan sebelumnya. Spesifikasi alat yang akan direalisasikan sebagai berikut:
 - Frekuensi referensi dibangkitkan dari osilator dengan frekuensi 10 kHz.
 - Frekuensi keluaran PLL dibatasi 88-108 MHz.
 - Pembagi awal yang modulus pembagi sebesar 10.
 - Pembagi dapat diubah-ubah nilai pembaginya dari Dip Switch yang dipasang.
 - Pembagi dua yang digunakan untuk memperbaiki nilai *duty cycle* diletakkan setelah pembagi.
4. Pengukuran menggunakan alat ukur berupa osiloskop dan *spectrum analyzer*.

1.5 Metode Penelitian

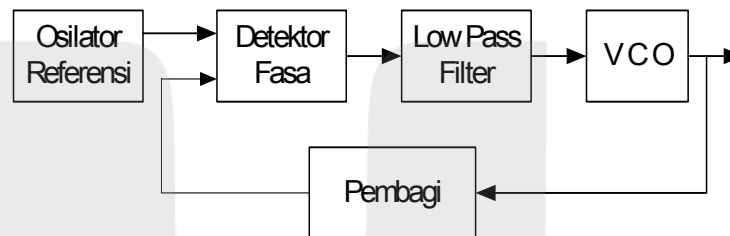
Metode yang digunakan dalam pembuatan tugas akhir adalah sebagai berikut:

1. Studi Literatur

Studi literatur ini dapat berupa mempelajari buku referensi yang mendukung dan mencakup landasan teori terhadap metode yang digunakan. Dengan adanya studi literatur ini menambah wawasan dalam hal menganalisis, perancangan dan implementasi alat.

2. Perancangan dan Realisasi

Merupakan tahap pembuatan desain atau rancangan dengan bantuan software Protel DXP berupa desain rangkaian skematik dan PCB nya. Dilanjutkan dengan realisasi yakni tahap representasi desain ke dalam implementasi perangkat sistem yaitu perangkat keras. Berikut adalah model sistem secara sederhana yang akan direalisasikan.



Disini juga harus ditentukan komponen-komponen yang akan digunakan sedemikian hingga mudah diperoleh dipasaran agar tidak menghambat realisasi. Beberapa komponen yang digunakan adalah:

- MC 4044
- MC 1648
- TC 9122 P
- MC 12013
- Variable Resistor
- Capasitor
- Resistor
- Transistor
- Dip Switch, 4 switch

3. Pengujian dan Pengukuran

Melakukan serangkaian pengujian serta pengukuran berdasarkan parameter-parameter tertentu sesuai dengan spesifikasi rangkaian yang telah dibuat.

- Pengujian pada sistem.

Pengujian dilakukan di laboratorium dengan menggunakan alat-alat yang mendukung pengujian. Seperti *Power Supply* yang sesuai dengan spesifikasi komponen agar tidak terjadi kerusakan pada komponen yang digunakan. Disini juga kemungkinan digunakan *Function Generator* jika diperlukan.

- Pengukuran.

Pengukuran dilakukan dengan menggunakan osiloskop untuk mengetahui nilai frekuensi dan multimeter untuk mengetahui nilai tegangan. Besaran yang diukur antara lain faktor penguatan detektor fasa K_d , faktor penguatan VCO K_o , *capture range* dan *lock range*.

4. Analisa

Melakukan analisa terhadap hasil realisasi rangkaian. Menganalisa kinerja sistem yang telah direalisasikan serta menganalisa hasil pengukuran untuk dibandingkan dengan teori yang sudah ada.

1.6 Sistematika Penulisan

Sistematika penulisan tugas akhir ini terbagi menjadi 5 bab bahasan disertai lampiran-lampiran yang diperlukan. Secara garis besar masing-masing bab dibahas hal-hal sebagai berikut:

BAB I PENDAHULUAN

Membahas tentang latar belakang, perumusan masalah, tujuan, batasan masalah, metode penelitian dan sistematika penulisan

BAB II DASAR TEORI

Berisi tentang teori-teori yang diperlukan untuk menunjang analisa yang bersumber dari buku-buku literatur.

- BAB III PERANCANGAN DAN REALISASI**
Meliputi perancangan dan realisasi alat yang akan dibuat dan spesifikasi teknis alat yang diinginkan.
- BAB IV PENGUKURAN DAN ANALISA**
Berisi mengenai cara pengukuran parameter-parameter dari masing-masing blok dan analisis hasil pengukuran untuk membandingkan kinerja alat berdasarkan spesifikasi yang diberikan.
- BAB V PENUTUP**
Berisi kesimpulan dan saran apakah hasil pengukuran sesuai dengan teori yang ada. Serta saran untuk memperbaiki kekurangan yang ada pada analisa, proses perancangan, realisasi alat yang dibuat serta pembuatan alat.



Telkom
University

BAB V

PENUTUP

5.1 KESIMPULAN

Berdasarkan pengukuran dan analisa disimpulkan bahwa:

1. Konstanta detektor fasa K_d adalah 0,0715 volt/rad, nilai ini berbeda dengan rencana perancangan yakni sebesar 0.119 volt/rad. Hal ini disebabkan ketidakakuratan pada pengukuran detektor fasa. Pada pengukuran didapatkan nilai tegangan yang kurang berayun sehingga perbedaan tegangan saat beda fasa yang besar maupun kecil tidak signifikan.
2. Konstanta VCO K_o adalah $66,055 \cdot 10^6$ rad/det/volt, nilai ini berbeda dengan rencana perancangan yakni sebesar $83,776 \cdot 10^6$ rad/det/volt. Hal ini disebabkan pada perancangan VCO terdapat komponen induktor dengan nilai yang sangat kecil sehingga sulit untuk direalisasikan.
3. *Capture Range* adalah sebesar $28,65 \cdot 10^3$ rad/det; $25,949 \cdot 10^3$ rad/det; $23,404 \cdot 10^3$ rad/det, *Lock Range* adalah sebesar $43,366 \cdot 10^3$ rad/det; $39,986 \cdot 10^3$ rad/det; $35,374 \cdot 10^3$ rad/det. Nilai tersebut adalah hasil pengukuran berturut-turut untuk frekuensi keluaran VCO sebesar 88 MHz, 98 MHz dan 108 MHz.
4. Berdasarkan analisa matematis nilai *Lock Range* adalah sebesar $2,821 \cdot 10^3$ rad/det; $2,533 \cdot 10^3$ rad/det; $2,299 \cdot 10^3$ rad/det berturut-turut untuk frekuensi keluaran VCO sebesar 88 MHz, 98 MHz dan 108 MHz. Sedang nilai *capture range* selalu lebih kecil daripada *lock range*.
5. Nilai *steady-state error* sebesar $2,531 \cdot 10^{-3}$ didapatkan pada saat $s=0$. Nilai *steady-state error* berbanding terbalik dengan *loop gain* K_v . Semakin besar K_v , maka nilai *steady-state error* akan semakin kecil.
6. Realisasi PLL akan sangat bergantung dari spesifikasi awal yang direncanakan. Dari sini didapat nilai-nilai konstanta yang ada dalam

PLL, jika setelah realisasi terdapat perbedaan dengan spesifikasi awal sangat besar kemungkinannya ini disebabkan kesalahan pada saat realisasi dan pengukuran. Dari sini akan didapatkan nilai-nilai yang mungkin salah.

5.2 SARAN

- 1 Agar perancangan dan realisasi alat selanjutnya bisa diperoleh hasil yang lebih baik maka harus dipilih komponen yang ada dipasaran. Hindari pemilihan komponen yang sulit untuk didapat nilai yang tepat, seperti induktor yang sulit direalisasikan dengan koker karena tingkat ketidakakuratan yang sangat tinggi untuk nilai-nilai yang sangat kecil. Selain itu pembuatan grounding PCB dan sistem catuan harus benar-benar baik agar sinyal yang dihasilkan sempurna.
- 2 Untuk penelitian selanjutnya dapat dirancang dan analisa PLL dengan jenis detektor fasa yang lain. Misalnya detektor fasa multipler, detektor fasa EXOR, detektor fasa JK-FF atau yang lain.
- 3 Untuk penelitian selanjutnya juga dapat dirancang PLL dengan orde yang lebih besar dengan memperbesar orde LPF. Misal, orde 2, 3 dan seterusnya untuk mendapatkan PLL dengan kualitas yang lebih baik karena akan semakin baik dalam meredam *noise*.



Telkom
University

DAFTAR PUSTAKA

- [1] Best, Roland E. 2003. *Phase Locked Loop Design. Simulation and Application*-5th ed. McGraw-Hill Companies.
- [2] Budiyanto, Budi Prasetya. 2003. Diktat Kuliah Elektronika Komunikasi (EE 3124). STTTelkom: Bandung.
- [3] Clarke, Leonardo. 2005. Phase Lock Loop, <http://www.mona.uwi.edu/>
- [4] ECE 6414. 2001. Multipliers and PLLs. <http://www.cs.binghamton.edu/>
- [5] Ginting, Ersan. 1999. Pembuatan Pembangkit Sinyal FM Stereo Menggunakan Teknik *Phase Locked Loop* Dengan Pembagi Frekuensi Terprogram. STTTelkom: Bandung.
- [6] Siswanto. *Desain dan Realisasi Full Duplex FM Pada Frekuensi 46,99/50 MH*. 2003. STTTelkom: Bandung.
- [7] Krauss, Herbert L. 1990. Teknik Radio Benda Padat. Penerbit Universitas Indonesia (UI-PRESS): Jakarta.
- [8] SGW. Frequency Synthesizer. Elektronika Komunikasi Semester Genap 2004/2005. STTTelkom : Bandung
- [9] Smith, Jack. 1986. Modern Communication Circuits. Mc Graw-Hill Book Company : Singapore
- [10] Suhaeni. Agus. *Pengembangan Radio Pengirim Penerima FM Komersial Untuk Telekomunikasi Alfanumerik Setengah Dupleks*. 2000. STTTelkom: Bandung.
- [11] 2006. Modul Praktikum Elektronika Komunikasi. STTTelkom: Bandung.