

ABSTRAKSI

Dalam sistem komunikasi digital, sistem pengiriman informasi dari *transmitter* ke *receiver* pada kenyataannya sering sekali terdapat bit-bit error yang disebabkan oleh *noise* ataupun interferensi ketika informasi melewati saluran transmisinya. Saat ini telah banyak dikembangkan metode-metode *channel coding* untuk mengatasi *error* yang terjadi tersebut. Proses *channel coding* yang dilakukan diharapkan mampu memberikan proteksi yang lebih baik terhadap kualitas data yang akan diterima oleh *receiver*. Proteksi yang diharapkan dapat berupa pendeteksian sekaligus pengkoreksian *error* yang terjadi.

Kode *BCH* merupakan salah satu teknik pengkodean yang merupakan pengimplementasian dari *channel coding*. Dengan memanfaatkan kode ini, diharapkan kesalahan yang terjadi pada bit - bit informasi dapat dideteksi dan dikoreksi. Kode *BCH* yang digunakan dalam pengerjaan tugas akhir ini adalah *BCH* (15,7). Kode ini menggunakan panjang informasi data 7 bit, panjang *codeword* 15 bit, dan panjang bit parity 8 bit. Hal ini berarti kode ini mampu mengoreksi kesalahan hingga 2 bit.

Perancangan sistem tersebut diatas menggunakan bahasa pemrograman VHDL (*Very High Speed Integrated Circuit Hardware Description Language*) dan diimplementasikan pada *target device* FPGA (*Field Programmable Gate Array*) seri Xilinx Virtex XC4VLX25. Setelah dilakukan implementasi pada FPGA, didapat beberapa kesimpulan, diantaranya pada blok *encoder* didapatkan jumlah *resource* yang dibutuhkan adalah jumlah *slice* sebanyak 7 *slices*, jumlah *slice flip – flops* sebanyak 12 *slices*, jumlah 4 *input* LUT sebanyak 11 LUT, dan jumlah IOB yang digunakan 1%, pada blok *decoder* didapatkan jumlah *resource* yang dibutuhkan adalah jumlah *slice* sebanyak 31 *slices*, jumlah *slice flip – flops* 28 *slices*, jumlah 4 *input* LUT 1%, dan jumlah IOB yang digunakan 1% , dan pada blok simulasi sistem *encoder decoder* didapatkan jumlah *resource* yang dibutuhkan adalah jumlah *slice* sebanyak 1%, jumlah *slice flip flops* sebanyak 1%, jumlah 4 *input* LUT sebanyak 1 %, dan jumlah IOB yang digunakan adalah 7%.