

## DAFTAR ISI

HALAMAN JUDUL	
HALAMAN PENGESAHAN	
ABSTRAKSI	i
ABSTRACT	ii
KATA PENGANTAR	iii
UCAPAN TERIMAKASIH	iv
DAFTAR ISI	vi
DAFTAR GAMBAR	viii
DAFTAR SINGKATAN	x
DAFTAR TABEL	xi
BAB I PENDAHULUAN	
1.1 Latar Belakang Masalah	1
1.2 Tujuan	2
1.3 Rumusan Masalah	3
1.4 Batasan Masalah	3
1.5 Metodologi	4
1.6 Sistematika Penulisan	4
BAB II DASAR TEORI	
2.1 <i>Power Line Communication</i>	6
2.2 Kanal <i>Power Line</i>	7
2.2.1 Propagasi sinyal <i>multipath</i>	7
2.2.2 Noise pada kanal PLC	12
2.3 Sistem modulasi <i>Multicarrier</i>	14
2.3.1 Sistem <i>Multicarrier</i>	14
2.3.2 <i>Orthogonal Frequency Division Multiplexing</i>	15
2.3.3 Prinsip Dasar Orthogonalitas	15
2.4 <i>Convolutional Code</i>	16
2.5 <i>Interleaver</i>	17
2.6 <i>Guard Time</i> atau <i>Cyclic Prefix</i>	18
2.7 <i>Signal mapping</i>	19

2.7.1 Modulasi <i>Binary Phase Shift Keying</i>	19
2.7.2 Modulasi <i>Quadrature Phase Shift Keying</i>	20
2.7.3 Modulasi <i>Quadrature Amplitudo Modulation</i>	21
<b>BAB III PEMODELAN SISTEM</b>	
3.1 Blok Pengirim	24
3.2 Pemodelan kanal	26
3.3 Pembangkitan <i>Impulse Noise</i>	31
3.4 Blok Penerima	32
3.4 Penghitungan datarate	33
<b>BAB IV ANALISA HASIL SIMULASI</b>	
4.1 Perbandingan kinerja pada kanal PLC dengan menggunakan teknik OFDM dan dengan menggunakan teknik PS-OFDM	37
4.2 Perbandingan kinerja pada kanal PLC tanpa menggunakan pengkodean dan dengan menggunakan pengkodean	40
4.3 Pengaruh variasi <i>coderate</i> pada sistem PS-OFDM dengan menggunakan <i>convolutional code</i>	43
4.4 Pengaruh <i>guard interval</i> , <i>roll off factor</i> dan <i>signal mapper</i> terhadap <i>bit rate</i>	46
<b>BAB V KESIMPULAN DAN SARAN</b>	
5.1 Kesimpulan	49
5.2 Saran	50
<b>DAFTAR PUSTAKA</b>	
LAMPIRAN A	Listing Source Code Matlab
LAMPIRAN B	Validasi kanal PLC