

ABSTRAK

Serangan dan gangguan jantung merupakan penyebab kematian nomor satu di dunia. Dalam menanggulangi terjadinya serangan serta gangguan pada jantung, maka *monitoring* terhadap kondisi jantung sangatlah penting. ECG merupakan sinyal hasil aktivitas kelistrikan jantung yang dapat memberikan informasi kondisi fisik dari pasien dan dapat mengindikasikan sebuah penyakit. Suatu sinyal ECG memiliki komponen utama berupa kompleks QRS. Sehingga pendeteksian nilai kompleks QRS memegang peranan yang sangat penting pada sistem pengolahan sinyal ECG. Salah satu metode yang menjadi referensi untuk perhitungan sebuah kompleks QRS secara *real time* adalah dengan metode Pan-Tompkins.

Tujuan penelitian ini adalah untuk membuat sebuah *hardware* yang diimplementasikan untuk menghitung nilai dari QRS kompleks. *Hardware* yang akan direalisasikan mengambil masukan berupa sinyal ECG *realtime* yang telah mengalami konversi menjadi sinyal digital melalui perangkat *Analog to Digital Converter* (ADC). Operasi pada sinyal digital keluaran ADC adalah penghitungan nilai kompleks QRS dengan bantuan FPGA yang akan menjalankan sistem sesuai dengan metode Pan-Tompkins. Penggunaan FPGA digunakan karena perangkatnya yang relatif lebih murah dan mudah untuk dimodifikasi dibandingkan dengan perangkat yang biasa digunakan saat ini.

Pada metode yang akan digunakan ini sinyal kompleks ECG akan mengalami beberapa blok pengolahan, yaitu blok *Bandpass filter*, blok Differensiasi, blok *Squaring Operation* (pengkuadratan), blok integrasi, blok terakhir yaitu *Thresholding*. Blok-blok tersebut diimplementasikan pada perangkat FPGA sebagai sistem operasi perhitungan yang terdiri dari blok logika *adder*, *resister*, *address loader*, *register*, *memory* serta *control unit*. Hasil implementasi sistem ini didapatkan perangkat pendeteksi kompleks QRS dengan tingkat ketepatan sebesar 92% dengan total waktu pemrosesan sebesar 245 ns untuk clock 2 ms.

Kata kunci: *Electrocardiograf*, Pan-Tompkins, QRS kompleks, ADC, FPGA