

PERANCANGAN DAN IMPLEMENTASI MIMO ENCODER DECODER STBC ALAMOUTI 2X2 BERBASIS FPGA

Wahyu Sujatmiko¹, Dr Rina Pudji Astuti²,³

¹Teknik Telekomunikasi, Fakultas Teknik Elektro, Universitas Telkom

Abstrak

MIMO adalah suatu teknologi yang muncul menggunakan prinsip diversity dengan tujuan meningkatkan data rate dalam range yang lebih besar tanpa membutuhkan bandwidth atau daya transmisi yang besar. Di Indonesia, teknologi MIMO ini belum pernah diimplementasikan sehingga pada penelitian ini akan diimplementasikan teknologi MIMO ini dengan menggunakan metode linier code yaitu STBC alamouti. Space Time Coding merupakan suatu sistem coding pada domain ruang dan waktu (space-time domain). Space time coding bertujuan untuk mendapatkan diversitas spasial secara maksimal pada kanal MIMO melalui susunan space-time code word transmit yang tepat.

Pada tugas akhir ini dirancang MIMO encoder decoder STBC alamouti 2x2. Penelitian ini diawali dengan membuat pemodelan menggunakan MATLAB yang akan dilanjutkan dengan membuat perancangan MIMO STBC 2x2 menggunakan VHDL. Pada penelitian ini juga dibuat tiga pemodelan kanal yaitu kanal Rayleigh dan noise AWGN, kanal dengan menggunakan noise AWGN saja, dan kanal ideal. Hasil pada simulasi MATLAB dijadikan pembandingan dengan hasil simulasi pada MODELSIM dengan menggunakan bahasa VHDL. Setelah itu, perancangan MIMO STBC 2x2 pada MODELSIM diimplementasikan ke board FPGA menggunakan software Xilinx.

Hasil simulasi MATLAB dan hasil simulasi pada MODELSIM memiliki hasil yang sama dimasing-masing pemodelan kanalnya. Simulasi yang menggunakan kanal Rayleigh dan noise AWGN diperoleh BER = 0.0625, simulasi yang menggunakan noise AWGN saja didapatkan BER = 0, dan simulasi yang menggunakan kanal ideal juga diperoleh BER = 0. Perancangan MIMO STBC 2x2 ini memiliki delay 18 clock yaitu 9 clock di pengirim dan 9 clock di penerima. Pada Tugas Akhir ini juga diperoleh hasil sintesis pada software Xilinx yaitu mengenai jumlah resource yang terpakai pada FPGA meliputi jumlah slice register 2%, jumlah slice 42%, jumlah 4 input LUT 36%, jumlah IOB 1%, total memori yang digunakan adalah 292088 kB, dan parameter-parameter hasil sintesisnya meliputi periode minimum yang dibutuhkan untuk memproses sistem transmitter-receiver MIMO STBC 2x2 4.045ns, dengan delay kedatangan minimum input sebelum clock 4.413 ns, frekuensi maksimum yang didapat 247.246 MHz, dan delay maksimum setelah clock 4.677ns.

Kata Kunci : MIMO, STBC alamouti, VHDL ,FPGA.

Telkom
University

Abstract

MIMO is an emerging technology using the principle of diversity with the aim of increasing data rate in a greater range without the need for bandwidth or great transmission power. In Indonesia, MIMO technology has never been implemented, so this research will implement MIMO system using a linear code method of Alamouti STBC. Space Time Coding is a coding system on the domain space and time (space-time domain). Space time coding aims to obtain maximum spatial diversity in MIMO channels through the right space-time transmits code words arrangement.

In this final project has been designed MIMO encoder decoder STBC Alamouti 2x2. Research was initiated by creating a model using MATLAB which been followed by a MIMO STBC 2x2 design using VHDL. This research also made three-channel modeling, Rayleigh channel and AWGN noise, AWGN noise channel only, and the ideal channel. Result of MATLAB simulations used as comparison with the simulation results by using VHDL language in ModelSim. After that, the design of MIMO STBC 2x2 on the ModelSim was implemented into FPGA board using the Xilinx software.

MATLAB simulation results and simulation results in ModelSim has the same result in every modeling channels. Simulation that using Rayleigh channel and AWGN noise got BER = 0.0625, simulation that using AWGN noise only got BER = 0, and simulation that using ideal channel got BER = 0. This MIMO STBC 2x2 design have delay 18 clock that is 9 clock in transmitter and 9 clock in receiver. In this research too got synthesis result on Xilinx software that is amount resource used on FPGA is the amount register slice 2%, slice 42%, amount 4 input LUT 36%, IOB 1%, total memory that used 292088 kB, and parameters result synthesis constrain is minimum period required for processing MIMO STBC 2x2 system is 4.045ns, with minimum arrival delay before the clock input is 4.413 ns, which obtained the maximum frequency is 247.246MHz, and the maximum delay after the clock is 4.677 ns.

Keywords : MIMO, STBC Alamouti, VHDL, FPGA.

BAB I

PENDAHULUAN

I.1 Latar Belakang

Selama 20 tahun terakhir industri telekomunikasi *wireless* mengalami pertumbuhan yang pesat. Mula-mula hanya fokus pada kemampuan bicara dan tantangan untuk mengalokasikan banyak *user* dalam *bandwidth* yang diberikan. Tapi sekarang, industri komunikasi *wireless* juga meningkatkan permintaan pada bitrate untuk meningkatkan layanan seperti *video streaming* dan TV.

MIMO STBC 2x2 adalah suatu teknologi yang muncul menggunakan prinsip *diversity* dengan tujuan meningkatkan *datarate* dalam range yang lebih besar tanpa membutuhkan *bandwidth* atau daya transmisi yang besar. Sistem MIMO STBC 2x2 ini terdiri dari beberapa antena di pemancar dan penerima yang menciptakan *diversity* antara *transmitter* dan *receiver*. Keberhasilan dari teknologi MIMO STBC 2x2 ini mendorong dikembangkannya konsep komunikasi kooperatif dimana banyak *user* dengan antena tunggal dapat memanfaatkan *user* lain dalam menyampaikan informasi untuk menciptakan sistem MIMO STBC 2x2. Ide dasar dari sistem MIMO STBC 2x2 adalah untuk menciptakan *spatial diversity* sinyal pemancar dari lokasi yang berbeda. Konsep dasar ini merupakan akar dari sistem komunikasi kooperatif.

Penyusunan tugas akhir ini berawal dari keinginan untuk mendesain dan mengimplementasikan sistem *multiple input multiple output* (MIMO) STBC 2x2 pada sistem komunikasi *wireless*, sehingga akan diketahui bagaimana pembagian simbol setelah informasi keluar dari sistem modulasi dan bagaimana proses yang terjadi di decoder agar menjadi bit-bit informasi kembali.

Tugas akhir ini berbeda dengan tugas akhir sebelumnya, walaupun terdapat tugas akhir yang berkaitan dengan MIMO STBC 2x2 tetapi pada tugas akhir sebelumnya hanya sebatas simulasi saja. Dan pada tugas akhir ini, MIMO STBC 2x2 didesain menggunakan bahasa VHDL dan diimplementasikan pada board FPGA. Tahap pertama diawali dengan mendesain MIMO STBC 2x2 pada MATLAB

BAB I Pendahuluan

kemudian dilanjutkan mendesain MIMO STBC 2x2 dengan menggunakan bahasa VHDL pada MODELSIM. Setelah itu dilakukan validasi antara hasil pada MATLAB dan hasil pada MODELSIM. Kemudian hasil perancangan pada MODELSIM tersebut diimplementasikan pada board FPGA dengan menggunakan software Xilinx.

I.2 Perumusan Masalah

Rumusan – rumusan masalah yang akan diselesaikan pada tugas akhir ini antara lain:

1. Perancangan sistem MIMO STBC 2x2.
2. Pemodelan MATLAB untuk pengujian sistem MIMO STBC 2x2 yang dirancang.
3. Pembuatan sistem MIMO STBC 2x2 dalam bahasa VHDL dan simulai.
4. Implementasi sistem MIMO STBC 2x2 pada FPGA.

I.3 Tujuan Penelitian

Tujuan akhir dari tugas akhir ini adalah perancangan sistem MIMO STBC 2x2. Rancangan ini harus *synthesizable* dan dapat diimplementasikan pada FPGA.

I.4 Batasan Masalah

Batasan masalah pada tugas akhir ini adalah sebagai berikut.

1. Algoritma MIMO STBC 2x2 yang digunakan dalam perancangan ini adalah algoritma Alamouti.
2. Asumsi data input bit *stream* dengan lebar 16 bit.
3. Sinkronisasi dibuat sempurna.
4. Menggunakan pemodelan kanal Rayleigh dan AWGN.
5. Sistem MIMO STBC 2x2 yang dirancang difokuskan pada *prototype* perancangan sistem MIMO STBC 2x2 tersebut dengan input berupa bit-bit simbol keluaran mapper di level *baseband*.
6. Verifikasi menggunakan testbench pada software modelsim 6.3 dengan data pembandingan test vector yang digenerate pada MATLAB.
7. Simulasi pada MATLAB sebatas uji kelayakan algoritma perancangan MIMO STBC 2x2 sehingga sesuai dengan spesifikasi yang diinginkan.
8. Perancangan dilakukan sampai sintesa hardware.

Perancangan dan Implementasi MIMO Encoder Decoder STBC Alamouti 2x2 Berbasis FPGA

BAB I Pendahuluan

9. Hardware FPGA yang digunakan seri Xilinx Vertex 4 XC4VLX25.
10. Implementasi pada FPGA berupa signal tap.

I.5 Metode Penelitian

Metode penelitian tugas akhir ini adalah sebagai berikut.

1. Merumuskan dan membatasi permasalahan.
2. Studi Literatur berisikan pembahasan teoritis melalui studi literatur dari buku-buku atau jurnal ilmiah yang berkaitan dengan permasalahan.
3. Perancangan simulasi menggunakan MATLAB.
4. Perancangan arsitektur rangkaian menggunakan bahasa VHDL dengan software Modelsim 6.3.
5. Verifikasi rangkaian dengan menggunakan *testbench* pada software Modelsim 6.3.
6. Implementasi rangkaian pada FPGA.

I.6 Sistematika Penulisan

Secara umum keseluruhan Tugas Akhir ini dibagi menjadi enam bab bahasan, ditambah dengan lampiran dan daftar istilah yang diperlukan. Penjelasan masing - masing bab adalah sebagai berikut:

BAB 1 : PENDAHULUAN

Bab ini berisi gambaran umum dari percobaan yang dilakukan. Tercakup di dalamnya yaitu latar belakang, perumusan masalah, tujuan, batasan masalah, metode penelitian serta sistematika penulisan.

BAB 2 : DASAR TEORI

Dibahas mengenai landasan teori yang berkaitan dengan penyusunan tugas akhir.

BAB 3 : PERANCANGAN SISTEM MIMO STBC 2x2

Bab ini membahas mengenai spesifikasi sistem MIMO STBC 2x2 dan model sistem yang dirancang. Tahap perancangan untuk blok STBC dan representasi bilangan yang digunakan juga dibahas pada bab ini.

BAB 4 : VALIDASI PEMODELAN

Perancangan dan Implementasi MIMO Encoder Decoder STBC Alamouti 2x2
Berbasis FPGA

BAB I Pendahuluan

Bab ini menjelaskan skenario simulasi sistem yang dilakukan. Simulasi dibagi dalam dua sub bab, yaitu simulasi pada MATLAB dan MODELSIM. Penjelasan tiap blok sistem dijelaskan lengkap dalam bab ini.

BAB 5 : PENGUJIAN DAN ANALISA SISTEM MIMO STBC 2x2 PADA FPGA

Pada bab ini dijelaskan mengenai skenario implementasi serta pengujian sistem pada FPGA dan analisa terhadap hasil yang dikeluarkan.

BAB 6 : KESIMPULAN DAN SARAN

Pada bab ini merupakan bab terakhir dari laporan tugas akhir yaitu berupa kesimpulan untuk sistem yang penulis kerjakan, serta saran untuk penelitian berikutnya.



BAB VI Kesimpulan dan Saran

BAB VI KESIMPULAN DAN SARAN

VI.1 Kesimpulan

Kesimpulan yang dapat diambil berdasarkan hasil implementasi yang didapat adalah :

1. BER yang didapat dari perancangan ini adalah sebagai berikut : saat menggunakan kanal ideal didapatkan BER = 0, saat menggunakan noise AWGN saja diperoleh BER = 0, dan saat menggunakan kanal Rayleigh dan noise AWGN didapatkan BER = 0.0625.
2. Perancangan MIMO STBC 2x2 ini memiliki delay 18 clock yaitu 9 clock di transmitter dan 9 clock di receiver.
3. Berdasarkan hasil sintesis blok sistem MIMO STBC 2x2 *transmitter-receiver* didapatkan jumlah *resource* yang dibutuhkan adalah jumlah *slice register* 2%, jumlah *slice* 42%, jumlah 4 input LUT 36%, jumlah IOB 1%, dan total memori yang digunakan adalah 292088 kB.
4. Hasil sintesis pada Xilinx 12i menunjukkan periode minimum yang dibutuhkan untuk memproses sistem *transmitter-receiver* MIMO STBC 2x2 adalah 4.045ns, dengan delay kedatangan minimum input sebelum clock adalah 4.413 ns, frekuensi maksimum yang didapat adalah 247.246 MHz, dan delay maksimum setelah *clock* adalah 4.677ns.

VI.2 Saran

Beberapa saran yang dapat dilakukan untuk pengembangan sistem MIMO ini adalah :

1. Untuk pengembangan selanjutnya, dapat dibuat MIMO STBC yang memiliki lebih dari dua saluran menuju ke antenna, misalkan 3x3, 4x4, dan seterusnya.
2. Pengujian dapat dilakukan dengan input dari media di luar generator sinyal dalam FPGA, misalkan gambar atau *text* dari *computer*.

DAFTAR PUSTAKA

- [1] Ruttik, Kalle. 2004. *Paper : Space Time Coding*. Helsinki University of Technology : Tidak diterbitkan.
- [2] Miguel, Luis. 2009. *Paper : MIMO Space-Time Block Coding (STBC) : Simulations and Result*. Cortes-pena.
- [3] Alamouti, Siavash. 1998. *Paper : A Simple Transmit Diversity Technique for Wireless Communication*. IEEE Jurnal on select areas in communications, Vol.16, No.8.
- [4] Faiza, Delsina. 2008. *Kombinasi Space Time Block Code dengan Teknik MC-CDMA pada Sistem MIMO*. Institut Teknologi Bandung : Tidak diterbitkan.
- [5] A. Pedroni, Volnei. 2004. *Circuit Design with VHDL*. London : MIT press.
- [6] S.LTobing, Dedi. 2009. *Analisis Kinerja Space Time Block Code pada Sistem MIMO 2x2 Melalui Kanal Fading Rayleigh*. Universitas Sumatra Utara : Tidak diterbitkan.
- [7] David Gesbert, Member, IEEE, Mansoor shafi, Fellow, IEEE, Da-shan shiu, Member, IEEE, Peter j. Smith, Member, IEEE, and Ayman Naguib, Senior Member, IEEE. 2003. *From Theory to Practice : An Overview of MIMO Space-Time Coded Wireless System*. IEEE Jurnal on select areas in communications, Vol.21, No.3.
- [8] Bengt, Holter. 2002. *Capacity of Multiple-Input Multiple Output (MIMO) Systems in Wireless Communications*. Norwegian University of Science and Technology : Tidak diterbitkan.
- [9] Su, Karen. 2003. *Space Time Coding : Fundamentals to the future*. University of Cambridge : Tidak diterbitkan.
- [10] A. Khairuddin, Labib. 2011. **PERANCANGAN DAN IMPLEMENTASI PROSESOR FFT 256 TITIK-OFDM BASEBAND BERBASIS PENGKODEAN VHDL PADA FPGA**. Institut Teknologi Telkom : Tidak diterbitkan.