

DAFTAR ISI

HALAMAN JUDUL	
LEMBAR PENGESAHAN	
LEMBAR PERNYATAAN ORISINALITAS	
LEMBAR PERSEMBAHAN	
ABSTRACT.....	i
ABSTRAK.....	ii
KATA PENGANTAR.....	iii
UCAPAN TERIMA KASIH.....	iv
DAFTAR ISI.....	vi
DAFTAR GAMBAR.....	ix
DAFTAR TABEL.....	xi
DAFTAR SINGKATAN.....	xii
DAFTAR ISTILAH	xiii
DAFTAR LAMPIRAN.....	xv
 BAB I PENDAHULUAN	
1.1 LATAR BELAKANG MASALAH.....	1
1.2 TUJUAN.....	2
1.3 RUMUSAN MASALAH.....	2
1.4 BATASAN MASALAH.....	2
1.5 METODOLOGI.....	3
1.6 SISTEMATIKA PENULISAN.....	3
 BAB II DASAR TEORI	
2.1 SISTEM KOMUNIKASI DIGITAL.....	5
2.2 METODE PENGKODEAN.....	6
2.3 KONSEP DASAR KONVOLUSI.....	7
2.4 ENKODER KONVOLUSI.....	9
2.4.1 Linear shift register.....	9
2.5 DEKODER VITERBI HARD DECISION.....	10
2.6 PERCOBAAN SECARA TEORI.....	12
2.7 VHSIC <i>HARDWARE DESCRIPTION LANGUAGE</i> (VHDL)	13
2.8 <i>FIELD PROGRAMMABLE GATE ARRAY</i> (FPGA).....	15

BAB III	PERANCANGAN DAN IMPLEMENTASI SISTEM	
	3.1 PERANCANGAN ENKODER.....	18
	3.1.1 Blok Linear Shift Register (LSR).....	19
	3.1.2 Blok Data Enable.....	20
	3.2 PERANCANGAN GENERATOR ERROR.....	21
	3.3 PERANCANGAN DEKODER VITERBI.....	22
	3.3.1 Spesifikasi Sistem Dekoder.....	22
	3.3.2 Perancangan	22
	3.3.2.1 Blok Dekoder.....	23
	3.3.2.2 Blok Paralel to Serial.....	24
	3.4 IMPLEMENTASI SISTEM MENGGUNAKAN FPGA.....	25
	3.4.1 Design Entry.....	25
	3.4.2 <i>Edit Constraint</i>	25
	3.4.3 <i>Synthesis</i>	26
	3.4.4 <i>Implementation</i>	26
	3.5 HASIL IMPLEMENTASI.....	27
BAB IV	PENGUJIANDAN DAN ANALISIS	
	4.1 ANALISIS FUNGSIONAL.....	29
	4.1.1 Pengujian Sistem Encoder.....	29
	4.1.2 Pengujian Sistem Decoder.....	30
	4.1.3 Pengujian dengan Error.....	31
	4.2 ANALISIS HASIL IMPLEMENTASI PADA FPGA.....	32
	4.3 ANALISIS PENGUJIAN BIT ERROR.....	34
	4.3.1 Percobaan tanpa error.....	34
	4.3.2 Percobaan satu bit error.....	35
	4.3.3 Percobaan dua bit error berurutan.....	36
	4.3.4 Percobaan dua bit erroe acak.....	38
	4.3.5 Percobaan tiga bit error acak.....	39
	4.3.6 Percobaan empat bit error acak.....	40
	4.3.7 Percobaan lima bit error acak.....	41
	4.3.8 Percobaan lebih dari lima bit error.....	43
BAB V	KESIMPULAN DAN SARAN	

5.1 Kesimpulan.....	44
5.2 Saran.....	44

DAFTAR PUSTAKA

LAMPIRAN A	Hasil Sintesis
LAMPIRAN B	Listing Program
LAMPIRAN C	Hasil Schematic
LAMPIRAN D	Data Sheet Virtex 4