

## DAFTAR ISI

Halaman

LEMBAR PENGESAHAN

LEMBAR PERNYATAAN ORISINALITAS

LEMBAR PERSEMPBAHAN

ABSTRAK..... i

ABSTRACT..... ii

KATA PENGANTAR..... iii

UCAPAN TERIMA KASIH..... iv

DAFTAR ISI..... vi

DAFTAR GAMBAR..... ix

DAFTAR TABEL..... xi

DAFTAR SINGKATAN..... xii

DAFTAR ISTILAH..... xii

DAFTAR LAMPIRAN..... xv

BAB I PENDAHULUAN ..... 1

    1.1 Latar Belakang ..... 1

    1.2 Tujuan ..... 2

    1.3 Rumusan Masalah ..... 2

    1.4 Batasan Masalah ..... 3

    1.5 Metode Penelitian ..... 4

    1.6 Sistematika Penulisan ..... 4

BAB II LANDASANTEORI ..... 6

    2.1 Konsep Dasar *Long Term Evolution (LTE)* ..... 6

    2.2 *Multiple Input Multiple Output (MIMO)* ..... 7

    2.3 KonsepDasar *Space Frequency Block Code ( SFBC)* ..... 9

    2.4 *Orthogonal Frequency Division Multiplexing (OFDM)* ..... 12

    2.5 *Mapper Quadrature Phase Shift Keying (QPSK)* ..... 14

    2.6 *Field Programmable Gate Array (FPGA)* ..... 16

    2.7 *Very High Speed Description Language (VHDL)* ..... 18

BAB III PERANCANGAN DAN IMPLEMENTASI SISTEM .....	20
3.1 Diagram Alir Pengerjaan .....	20
3.2 Pemodelan Sistem <i>Detector SFBC</i> Secara Umum.....	22
3.3 Pemodelan Sistem SecaraTeori .....	23
3.3.1 Pemodelan Blok OFDM .....	24
3.3.2 Perancangan Blok <i>Detector</i> .....	24
3.3.2.1 Perancangan Blok <i>combiner</i> .....	24
3.3.2.2 Perancangan Blok <i>Maximum Likelihood Detection</i> .....	25
3.3.2.3 Perancangan <i>Mux</i> .....	26
3.3.3 Perancangan <i>Demapper QPSK</i> .....	27
3.4 Perancangan Sistem pada Xilinx .....	28
3.4.1 Blok OFDM .....	28
3.4.2 Blok <i>Buffer</i> .....	29
3.4.3 Blok <i>Combiner</i> .....	30
3.4.4 Blok <i>MaximumLikelihood Detection</i> .....	29
3.4.5 Blok <i>Mux</i> .....	32
3.4.6 Blok <i>Demapper</i> .....	32
3.4.7 Representasi Bilangan <i>Fixed Point</i> .....	33
3.5 Implementasi Sistem Pada FPGA .....	34
 BAB IV PENGUJIAN DAN ANALISA SISTEM .....	37
4.1 Pengujian Bagian <i>Detector SFBC</i> .....	36
4.2 Pengujian Bagian <i>Multiplexing</i> .....	37
4.3 Pengujian Bagian <i>Demapper</i> .....	38
4.4 Pengujian SFBC-OFDM.....	39
4.5 Implementasi SFBC-OFDM pada FPGA .....	41
4.5.1 <i>Design Entry</i> .....	41
4.5.2 <i>Assigned Package PIN</i> .....	42
4.5.3 <i>Synthesize</i> .....	43
4.5.4 <i>Implement Design dan Programming File</i> .....	45
4.6 Analisis Hasil Implementasi .....	53
4.6.1 Implementasi SFBC .....	53

4.6.2 Implementasi SFBC-OFDM .....	53
BAB V KESIMPULAN DAN SARAN.....	54
5.1 Kesimpulan .....	54
5.2 Saran .....	54
DAFTAR PUSTAKA.....	xiv
LAMPIRAN	