

# BAB I

## PENDAHULUAN

### 1.1 Latar Belakang

Perkembangan sistem telekomunikasi digital semakin pesat, perangkat-perangkat yang mendukung segala kebutuhan manusia semakin bertambah. Di salah satu lembaga pendidikan telekomunikasi, mahasiswa mengembangkan ilmu pengetahuan telekomunikasi dengan mengikuti perkembangan-perkembangan teknologi. Disalah satu laboratorium sistem komunikasi, terdapat beberapa kit praktikum yang memiliki daya tahan performansi yang terbatas. Perangkat kit praktikum tersebut digunakan untuk pembelajaran pengetahuan proses pengolahan sinyal informasi pada perangkat telekomunikasi.

Metode perangkat kit praktikum yang digunakan pada laboratorium sistem komunikasi, masih dalam metode pengolahan sinyal analog. Selain itu daya tahan dalam penggunaan kit praktikum akan mudah rusak jika salah dalam penggunaannya. Sedangkan implementasi yang digunakan dalam perangkat telekomunikasi yang digunakan untuk kebutuhan manusia sudah berbasis digital. Maka dari itu perangkat kit praktikum laboratorium sistem komunikasi perlu dikembangkan menjadi berbasis digital. Perangkat kit praktikum berbasis digital ini, berguna agar pemahaman konsep sistem komunikasi berbasis digital dapat diimplementasikan dan dipahami oleh para mahasiswa. Untuk itu mahasiswa dapat beradaptasi dengan proses perancangan perangkat teknologi telekomunikasi pada masa kini.

Perangkat telekomunikasi berbasis digital mudah dioperasikan oleh mahasiswa. Oleh karena itu dalam proyek akhir ini, akan dilakukan suatu pengujian perangkat telekomunikasi satu arah. Perangkat telekomunikasi yang akan diujikan ini adalah desain penerima FM digital. Prototype yang akan digunakan adalah embedded sistem FPGA. FPGA dapat dioperasikan oleh *enduser* tanpa perlu proses pabrikasi ulang agar dapat digunakan sesuai fungsinya. Bahasa pendukung yang digunakan untuk perangkat FPGA adalah bahasa VHDL. Bahasa VHDL sangat mudah untuk dipahami

Setelah dilakukan pengujian desain penerima FM digital pada FPGA, selanjutnya desain ini akan dikembangkan menjadi blok-blok sistem komunikasi lainnya. Agar kebutuhan modul kit praktikum laboratorium komunikasi dapat terpenuhi.

## **1.2 Tujuan dan Manfaat**

Beberapa tujuan dalam pengujian proyek akhir ini adalah :

1. Menguji performansi dari perangkat FPGA, agar dapat terlihat dari sisi kelayakan penggunaan desain *prototype* sistem komunikasi berbasis digital.
2. Mengembangkan perangkat kit praktikum untuk dijadikan satu *chip* saja.
3. Membuat satu *prototype* kit praktikum berbasis digital.

Adapula manfaat dari hasil pengujian pada proyek akhir ini adalah :

1. Dapat memberikan inspirasi untuk dijadikan judul-judul proyek akhir atau tugas akhir dalam membuat suatu perancangan sistem komunikasi sederhana.
2. Dapat dijadikan suatu kit praktikum berbasis digital, dengan perangkat yang memiliki kemampuan daya tahan dengan jangka waktu yang lama.
3. Dapat dikembangkan kembali menjadi suatu sistem kompleks dengan membuat desain elektronika komunikasi berbasis digital.

## **1.3 Rumusan Masalah**

Permasalahan yang dijadikan objek pengujian dalam proyek akhir ini diantaranya adalah :

1. Apakah penerima FM radio dapat diimplementasikan kedalam perangkat FPGA?
2. *Source codec* apa sajakah yang akan digunakan untuk pengujian FPGA agar berfungsi sebagai sistem komunikasi penerima FM radio?
3. Bagaimana pengubahan sinyal analog FM radio ini dirubah menjadi basis sinyal digital agar dapat diimplementasikan pada FPGA?
4. Apakah perlu perangkat khusus untuk mengolah sinyal FM pada blok RF penerima?
5. Bagaimanakah hasil pengujian dan verifikasi FPGA ini agar menjadi perangkat penerima FM radio Digital ?

#### **1.4 Batasan Masalah**

Batasan masalah yang akan dibahas pada proyek akhir ini, adalah hasil dari pengujian-pengujian yang sudah dilakukan dan verifikasi:

- a. Pengujian pertama menggunakan rangkaian analog sebagai pengolah sinyal *front circuit*. perangkat analog itu perlu karena proses sinyal analog tetap harus diolah menggunakan komponen analog.
- b. Pengujian kedua menggunakan ADC khusus, ADC yang direkomendasikan adalah IC ADCS7476MSPS. karena ADC tersebut memiliki nilai sampling sinyal frekuensi yang tinggi yang mampu menyampling lebih dari dua kali lipat sinyal info. Selain itu perlu juga IC external DAC khusus agar pengolahan sinyal digital dapat diubah kembali menjadi sinyal suara (sinyal analog). Rekomendasi IC DAC tersebut adalah DAC121S101. Dikarena sulit untuk mencari IC ADC dan DAC tersebut maka dilakukanlah metode pengujian lain.

#### **1.5 Metodologi Penelitian**

Metodologi Penelitian yang digunakan dalam merealisasikan tujuan dan perumusan masalah dalam Proyek Akhir ini adalah :

##### **1. Studi Literatur**

Mempelajari permasalahan yang berkaitan dengan pengujian konsep dari bahasa *VHDL* dan teori *programming* lainnya seperti *bahasa C / Matlab* yang mendukung proses pengujian perangkat *FPGA*.

##### **2. Konsultasi dengan dosen pembimbing**

Berkonsultasi dengan dosen pembimbing mengenai spesifikasi sistem dari Proyek Akhir yang akan dirancang serta verifikasi yang dilaksanakan dalam perancangan tersebut.

##### **3. Pengembangan perangkat *FPGA* dengan menampilkan aplikasi FM radio penerima dengan tahapan sebagai berikut :**

a. Perencanaan

Pada tahapan ini dilakukan pembuatan langkah-langkah yang harus ditempuh agar proses pengujian perangkat lebih terstruktur dan sistematis, sehingga tujuan akhirnya dapat dicapai secara optimal.

b. Persiapan

Tahapan ini berisi kegiatan pencarian dan pengumpulan data sheet IC FM demodulator yang berhubungan dengan pengujian penerima FM digital kedalam perangkat FPGA.

c. Perancangan

Menentukan rancangan desain tampilan beserta sistem komunikasi yang akan diterapkan pada FPGA sesuai dengan tujuan yang ingin dicapai merupakan proses-proses yang dilakukan pada tahapan ini

d. Implementasi

Pada tahap ini dilakukan proses implementasi dan realisasi dari sistem komunikasi yang akan dirancang kedalam FPGA dengan menyesuaikan rumusan sebelumnya.

e. Pengujian

Merupakan tahapan inti terakhir dari pengujian perangkat FPGA untuk mencoba aplikasi FM radio penerima, pengujian yang dilakukan yaitu mengetes hasil perangkat audio / suara yang diinginkan sesuai dengan fungsi dari blok sitem komunikasi.

## 1.6 Sistematika Penulisan

Adapun sistematika penulisan dalam menyelesaikan proposal Proyek Akhir ini dibagi dalam beberapa bab yaitu:

### **BAB I : PENDAHULUAN**

Menjelaskan mengenai latar belakang, rumusan masalah, tujuan dan kegunaan, batasan masalah, metodologi penelitian dan sistematika penulisan.

## **BAB II : DASAR TEORI**

Pembahasan mengenai dasar teori yang berkaitan dengan pembuatan Proyek Akhir seperti Gerbang Logic, sistem komunikasi, VHDL, FPGA Embanded system juga elektronika komunikasi beserta *tools* yang mendukung aplikasi pengujian.

## **BAB III : PERANCANGAN SISTEM**

Model perangkat yang digunakan, desain sistem yang akan diujikan dan verifikasi. cara kerja sistem, diagram alir dari proses kerja sistem dan hasil keluaran sistem yang diharapkan merupakan beberapa poin yang akan dijelaskan secara detil pada bab ini

## **BAB IV : PENUTUP**

Berisikan tentang keluaran yang diharapkan pada pengujian perangkat Proyek Akhir berjudul ” PENGUJIAN DAN VERIFIKASI DESAIN PENERIMA FM DIGITAL PADA FPGA” sebagai kesimpulan sementara untuk mendukung tujuan yang diharapkan.

### 1.7 *Timeline Pengerjaan*

No	Kegiatan	Januari				Februari				Maret				April				Mei				Juni			
		Minggu ke-				Minggu ke-				Minggu ke-				Minggu ke-				Minggu ke-				Minggu ke-			
		1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4
1	Studi Literatur dan Studi Penelitian	■	■	■	■																				
2	Pengumpulan program VHDL	■	■	■	■	■	■	■	■																
3	Pengujian dan analisa perangkat					■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
4	Evaluasi dan revisi serta penyusunan laporan													■	■	■	■	■	■	■	■	■	■	■	■